

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Übersetzung der
europäischen Patentschrift

⑨7 EP 0 731 555 B 1

⑩ DE 696 07 880 T 2

⑤1 Int. Cl. 7:
H 02 P 6/00
G 05 F 3/26

- ②1 Deutsches Aktenzeichen: 696 07 880.5
③6 Europäisches Aktenzeichen: 96 301 272.9
③6 Europäischer Anmeldetag: 26. 2. 1996
⑨7 Erstveröffentlichung durch das EPA: 11. 9. 1996
⑨7 Veröffentlichungstag
der Patenterteilung beim EPA: 26. 4. 2000
④7 Veröffentlichungstag im Patentblatt: 17. 8. 2000

- ③0 Unionspriorität:
396424 28. 02. 1995 US
⑦3 Patentinhaber:
STMicroelectronics, Inc., Carrollton, Tex., US
⑦4 Vertreter:
Schwabe, Sandmair, Marx, 81677 München
⑧4 Benannte Vertragsstaaten:
DE, FR, GB, IT

- ⑦2 Erfinder:
Li, Larry B., San Jose, California 95117, US

- ⑤4 Stromspiegelschaltung für Verwendung in der Spulenantriebsschaltung eines bürstenlosen Gleichstrommotors

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

DE 696 07 880 T 2



96 301 272.9

EP 0 731 555

Die vorliegende Erfindung bezieht sich auf bürstenlose Gleichstrommotoren und insbesondere auf den Schaltkreis zum Ansteuern der Statorspule für den bürstenlosen Gleichstrommotor, und weiterhin insbesondere auf einen Stromspiegel-Schaltkreis für den Ansteuer-Schaltkreis.

Bürstenlose Gleichstrommotoren (DC-Motoren) werden gewöhnlich in Disketten- bzw. Disk-Laufwerken bzw. -Antrieben, Kassettenlaufwerken, Videokassetten-Spielern und ähnlichem verwendet und unterliegen gewöhnlich strengen Anforderungen im Bezug auf deren Leistungsfähigkeit bei diesen Anwendungen.

Fig. 1 veranschaulicht die typische Architektur bzw. Aufbau eines bürstenlosen DC-Motors, wie er im Stand der Technik bekannt ist. Diese Architektur umfasst einen Motor 12, einen Kollektor bzw. Kommutator 20, eine Ansteuereinheit 22 und eine Spannungszufuhr bzw. Spannungsversorgung 24. Der Motor weist einen Rotor 14, einen Stator 16 und Hall-Effekt-Sensoren 103 auf. (Obwohl dieses Blockdiagramm Hall-Effekt-Sensoren zeigt, ist es im Stand der Technik auch bekannt, eine gegenelektromotorische Kraft, BEMF (Back Electromotive Force), einer nicht geerdeten bzw. schwebenden (floating) Spule zu verwenden, um die Position des Rotors zu bestimmen, anstelle der Verwendung der Hall-Effekt-Sensoren. Der Stator 16 umfasst die Statorspulen 26a, 26b und 26c, welche in einer Stern- bzw. Sterndreiecks-Anordnung angeordnet sind. Im Betrieb wählt der Kommutator- bzw. Kollektorblock 20 sequenziell den geeigneten Ansteuer-

und 118 und auch auf Grund der großen Ausgangsimpedanz der Transistoren 114 und 116 bei der offenbarten Anordnung. Mit der großen Eingangsimpedanz gibt es keinen Entladungsweg für das Gate des Transistors 118 und demzufolge schaltet dieses mit einer relativ niedrigen Geschwindigkeit bzw. langsam aus.

Deshalb ist es ein Ziel der Erfindung, die Abschalt- und Anschaltzeit des Ansteuer-Schaltkreises zu verringern.

Es ist ein anderes Ziel der Erfindung, die Schwingung des Schaltkreises zu verringern, wenn die Phase abgeschaltet bzw. nicht angelegt ist.

Diese und andere Ziele, Merkmale und Vorteile der Erfindung werden den Fachleuten aus der nachfolgenden ausführlichen Beschreibung der Erfindung offensichtlich werden, wenn diese zusammen mit den Zeichnungen und den beiliegenden Ansprüchen gelesen wird.

Die Erfindung ist durch die Merkmale der Ansprüche 1, 8 und 9 definiert.

Um die Ziele zu erreichen, wird ein verbesserter Stromspiegel-Schaltkreis offenbart und in den Ansteuer-Schaltkreis eines Diskettenlaufwerks bzw. einer Diskettenansteuerung aufgenommen bzw. integriert. Der verbesserte Stromspiegel umfasst einen Verstärker mit einer Einheitsverstärkung bzw. dem Verstärkungsfaktor 1 (unity gain), welcher zwischen den Spiegeltransistoren verbunden bzw. geschaltet ist und funktionell verwendet wird, um den Strom zu und von dem Gate des Leistungstransistors zu leiten bzw. anzusteuern. Der Verstärker mit Einheitsverstärkung (unity gain) ist mit einer Eingangsstufe mit hoher Impedanz und einer Ausgangsstufe mit niedriger Impedanz aufgebaut und ist so ausgelegt bzw. entworfen, dass er einen hohen Frequenzgang bzw. ein Ansprechverhalten im Hochfrequenzbereich von ungefähr 80 MHz aufweist.

Schaltkreis für die Statorspule in dem Ansteuerblock 22 aus, um einen Strom in oder aus den Statorspulen 26a, 26b oder 26c zu treiben bzw. zu leiten, wie im Stand der Technik bekannt. Die Hall-Effekt-Sensoren 103 liefern in Verbindung mit dem Rotor 14 die Lage- bzw. Positionsinformation, welche benötigt wird, so dass der Kommutator 20 den Ansteuer-Schaltkreis 22 zu dem geeigneten Zeitpunkt kommutieren bzw. umpolen kann. Die Arbeitsweise eines gewöhnlichen Diskettenlaufwerks ist ausführlicher in den US-Patenten 5,017,845, 5,172,036, 5,191,269, 5,221,881 und 5,306,988 beschrieben und wird in diese Beschreibung durch Bezugnahme hierauf vollständig aufgenommen.

Fig. 2 zeigt einen Ansteuer-Schaltkreis 10 nach dem Stand der Technik, welcher verwendet wird, um einen Strom in die Statorspulen des Motors 12 zu treiben bzw. zu leiten. Das Kommutierungs- bzw. Umpol-Phase-"a"-Signal (logisches Regel- bzw. Steuersignal) kommt von dem Kommutator 20 und gelangt in den Ansteuer-Schaltkreis bei der Basis des NPN-Transistors 108. Das PWM/Linear-Modus-Signal gelangt in den Schaltkreis bei dem Gateanschluss des Transistors 115. Der Strom durch den Transistor 108 wird durch die Transistoren 112 und 114 gespiegelt. Wenn das PWM/Linear-Signal high ist und der Transistor 115 leitend ist, ist der Transistor 118 so konfiguriert bzw. verschaltet, dass er den Strom im Transistor 116 spiegelt. Alternativ, wenn das PWM/Linear-Signal low ist und der Transistor 115 nichtleitend ist, wird das Gate des Transistors 118 von dem Strom angesteuert, welcher vom Transistor 114 zur Verfügung gestellt wird.

Gewöhnlich ist der Transistor 118 ein DMOS-Leistungstransistor mit einer großen parasitären Kapazität zwischen dessen Gate- und Drainanschluss. Es wurde beobachtet, dass der Schaltkreis zum Schwingen neigt, wenn die Phase abgeschaltet ist, weil die große parasitäre Kapazität einer hohen Impedanz ausgesetzt ist (Transistor 114 und 116 im abgeschalteten Zustand), was eine große RC-Zeitkonstante bildet. Zusätzlich wurde beobachtet, dass der Transistor 118 langsam abschaltet, im Wesentlichen auf Grund der Größendifferenz zwischen den Transistoren 116

mit einer Referenzspannung, Erde bzw. Masse, verbunden ist. Die zweite Platte bzw. Anschluss des Kondensators 106 ist mit Erde verbunden. Der Transistor 108 weist einen Drainanschluss auf, welcher mit einem Stromspiegel verbunden bzw. verschaltet ist, welcher aus einem p-Kanal-MOSFET-Transistor 112 und einem p-Kanal-MOSFET-Transistor 114 gebildet wird. Der Sourceanschluss des Transistors 108 ist mit einem ersten Ende einer Stromquelle verbunden. Der Drainanschluss des Transistors 108 ist mit dem Drain- und Gateanschluss des Transistors 112 und dem Gateanschluss des Transistors 114 verbunden. Der Sourceanschluss des Transistors 112 und 114 ist mit Vdd verbunden. Der Drainanschluss des Transistors 114 ist mit dem Drain- und Gateanschluss des n-Kanal-MOSFET-Transistors 116 und dem Eingang des Pufferverstärkers 117 mit Einheitsverstärkung (unity gain) verschaltet bzw. verbunden. Der Ausgang des Verstärkers 117 mit Einheitsverstärkung ist mit dem Gate des n-Kanal-MOSFET-Transistors 116 verbunden. Der Transistor 116, der Verstärker 117 und der Transistor 118 bilden den zweiten Stromspiegel, wobei der Verstärker die Leistungsfähigkeit bzw. die Eigenschaften des Stromspiegels verbessert. Der Drainanschluss des Transistors 118 ist mit der Source des n-Kanal-MOSFET-Transistors 120 und mit einem Ende der Spule 26a verbunden. Der Transistor 120 ist der Ansteuertransistor der Hoch- bzw. High-Seite und der Transistor 118 ist die Ansteuerung für die Nieder- bzw. Low-Seite für die Spule 26a. Die Ansteuerung für die High-Seite ist unverschaltet gezeigt, obwohl einem Fachmann klar ist, dass das Gate mit dem Ansteuer-Schaltkreis für die High-Seite verbunden werden müsste, wie im Stand der Technik bekannt ist. Die Sourceanschlüsse des Transistors 116 und 118 sind mit dem ersten Ende des Sensor- bzw. Lese- bzw. Abtastwiderstandes 130 verbunden. Das zweite Ende des Lesewiderstandes 130 ist mit Erde verbunden.

Im Betrieb regelt bzw. steuert das logische Regel- bzw. Steuersignal für die Spule 26a die Stromquelle 102 und 104 so, dass der Kondensator 106 aufgeladen wird bzw. zu laden beginnt, wenn die Spule 26a von dem Kommutator 20 ausgewählt wird. Wenn der Kondensator 106 geladen ist, erhöht sich der Strom durch den

Einige Ausführungsformen der Erfindung werden nun mittels eines Beispiels und unter Bezugnahme auf die beiliegenden Zeichnungen beschrieben werden, wobei:

Fig. 1 ein Blockdiagramm eines Gleichstrom-(DC)-Motor-Regel- bzw. -Steuerschaltkreises ist.

Fig. 2 ein Schaltplan eines Ansteuer-Schaltkreises nach dem Stand der Technik ist.

Fig. 3 ein Schaltplan der bevorzugten Ausführungsform eines Ansteuer-Schaltkreises mit einem Verstärker mit Einheitsverstärkung bzw. Verstärkungsfaktor 1 (unity gain) ist.

Fig. 4 ein Schaltplan eines Verstärkers mit Einheitsverstärkung ist.

Es wird ein Statorspulen-Ansteuer-Schaltkreis, welcher gemäß der bevorzugten Ausführungsform der Erfindung aufgebaut ist, beschrieben werden. Bezugnehmend auf Fig. 3 sind die Statorspulen 26a, 26b und 26c in einer Stern- bzw. Sterndreiecks-(wye)-Anordnung verbunden bzw. verschaltet. Der Ansteuer-Schaltkreis für die Spule 26a ist gezeigt, weil verstanden wird bzw. klar ist, dass gewöhnlich drei Ansteuer-Schaltkreise zum Ansteuern der Spulen in dieser Sternanordnung bevorzugt werden. Der Ansteuer-Schaltkreis für die Spule 26b und 26c würde auf eine ähnliche Weise aufgebaut sein wie der Ansteuer-Schaltkreis für die Spule 26a.

Der Ansteuer-Schaltkreis für die Spule 26a umfasst einen Inverter bzw. ein Nicht-Schaltelement 100, welches einen Eingang aufweist zum Aufnehmen eines logischen Signals zum Regeln bzw. Steuern der Spule A, und einen Ausgang aufweist, welcher mit dem Regel- bzw. Steuerelement der Stromquelle 102 verbunden ist. Die Stromquelle 102 ist mit einem Drain- bzw. Senkenende mit einer Versorgungs- bzw. Zuführspannung Vdd verbunden, und ein Source- bzw. Quellenende ist mit dem Drainende der Stromquelle 104, einer ersten Platte bzw. Anschluss des Kondensators 106, und dem Gate des n-Kanal-MOSFET-Transistors 108 verbunden. Die Stromquelle 104 weist ein Regel- bzw. Steuerelement auf, welches mit dem Eingang des Inverters 100 verbunden ist, und weist ein Sourceende auf, welches

verbunden. Der Kollektor des Transistors 156 ist mit Erde verbunden. Die Emitter der Transistoren 154 und 156 sind so verbunden bzw. verschaltet, dass sie den Ausgang des Verstärkers 117 bilden.

Im Betrieb bilden die Transistoren 148 und 150 die Eingangsstufe des Verstärkers 117. Die Transistoren 140, 142, 144, 146 und 152 bilden einen Strom-Bias-Schaltkreis, welcher den Strom-Bias für die Eingangsstufe und eine Ausgangsstufe des Verstärkers 117 erzeugt bzw. bildet. Die Transistoren 154 und 156 bilden die Ausgangsstufe des Verstärkers 117. Insbesondere gelangt eine Eingangssignalstufe in den Verstärker durch die Basisanschlüsse der Transistoren 148 und 150 bzw. wird durch diese gebildet. Wenn die Spannung des Eingangssignals ansteigt, ist der Transistor 148 weniger in Durchlass- bzw. Vorwärtsrichtung betrieben bzw. vorgespannt (forward biased), während der Transistor 150 mehr in Vorwärtsrichtung betrieben bzw. vorgespannt ist. Folglich ist der Transistor 154 mehr in Vorwärtsrichtung vorgespannt bzw. betrieben durch den Strom des Transistors 146, weil der Transistor 148 den Strom nicht leitet. Zusätzlich ist der Transistor 156 weniger in Vorwärtsrichtung vorgespannt bzw. betrieben, weil der Transistor 150 einen Strom zu der Basis des Transistors 156 hinzufügt. Deshalb folgt der Ausgang des Verstärkers 117 dem Eingangssignal.

Umkehrt, wenn das Eingangssignal abfällt, ist der Transistor 148 mehr in Vorwärtsrichtung gepolt bzw. vorgespannt, während der Transistor 150 weniger in Vorwärtsrichtung vorgespannt bzw. betrieben ist. Folglich ist der Transistor 154 weniger in Vorwärtsrichtung vorgespannt und der Transistor 156 ist mehr in Vorwärtsrichtung vorgespannt, was die Spannung bei dem Ausgang des Verstärkers 117 verringert.

Es wurde beobachtet, dass der Verstärker 117, wenn er in Verbindung mit dem Transistor 116 und dem Transistor 118 von Fig. 3 verwendet wird, die Abschalt- und Anschaltzeit des Ansteuer-Schaltkreises verringert und die Schwingung des

Transistor 108 und wird von den Transistoren 114 und 115 gespiegelt. Wenn das PWM/Linear-Signal high ist und der Transistor 115 an ist, wird der Strom in dem Transistor 114 durch den Transistor 116 geleitet, wodurch eine Spannung auf bzw. bei dem Gate des Transistors 116 und dem Eingang des Verstärkers 117 erzeugt wird. Der Verstärker 117 legt die Eingangsspannung an das Gate des Transistors 118 durch das Durchführen bzw. Bewirken einer Stromverstärkung an. Bei dieser Ausführungsform weist der Verstärker 117 eine große Bandbreite von ungefähr 80 MHz, eine niedrige Eingangsimpedanz von weniger oder gleich 300 Ohm und eine Einheitsverstärkung bzw. Verstärkungsfaktor eins (unity gain) auf. Es wird von den Fachleuten verstanden, dass nicht-einheitsverstärkende (non-unity gain) Verstärker mit abweichenden Eigenschaften, wie z.B. eine größere oder geringere Bandbreite, oder verschiedene Ausgangsimpedanzen, bei dieser Anmeldung bzw. Erfindung verwendet werden können, ohne von dem Schutzbereich der Erfindung abzuweichen.

Fig. 4 zeigt den detaillierten Aufbau des Verstärkers 117. Der Kollektor und die Basis des NPN-Transistors 140, die Basis des NPN-Transistors 144 und die Basis des NPN-Transistors 152 sind mit einem Strom-Vorstrom-(Bias)-Kontaktstift bzw. -Pin 141 verbunden, welcher einen äußeren Bias-Strom empfängt. Der äußere Bias-Strom kann im Bereich von 20 bis 50 Mikroampere liegen und wird gewöhnlich bei ungefähr 30 Mikroampere festgelegt. Die Emitter der Transistoren 140, 144 und 152 sind mit Erde verbunden. Der Kollektor des Transistors 144 ist mit dem Kollektor und der Basis des PNP-Transistors 142 und mit der Basis des PNP-Transistors 146 verbunden. Die Emitter der Transistoren 142 und 146 sind mit einer Spannungsversorgung bzw. Energiequelle Vcc verbunden. Der Kollektor des Transistors 146 ist mit der Basis des NPN-Transistors 154 und mit dem Emitter des PNP-Transistors 148 verbunden. Der Eingang des Verstärkers 117 ist mit den Basisanschlüssen der Transistoren 148, 150 verbunden. Der Emitter des Transistors 150 ist mit der Basis des PNP-Transistors 156 und dem Kollektor des Transistors 152 verbunden. Die Kollektoren der Transistoren 150 und 154 sind mit Vcc

96 301 272.9

EP 0 731 555

Patentansprüche**1. Stromspiegel mit:**

einem ersten Transistor (116) mit einem leitenden Pfad bzw. Weg bzw. Zweig mit einem ersten Ende und einem zweiten Ende und einem Regel- bzw. Steuerelement bzw. -Anschluss, welcher mit dem ersten Ende des leitfähigen bzw. leitenden Pfads verbunden bzw. verschaltet ist;

einem Verstärker (117), welcher einen Eingang aufweist, welcher mit dem Regel- bzw. Steuerelement und dem ersten Eingang des ersten Transistors verbunden ist, und einen Ausgang aufweist; und

einem zweiten Transistor (118), welcher einen leitenden Pfad aufweist und ein Regel- bzw. Steuerelement bzw. -Anschluss aufweist, welcher mit dem Ausgang des Verstärkers so verbunden ist, dass der Strom, welcher in den bzw. dem leitenden Pfad des ersten Transistors (116) fließt, in den leitenden Pfad des zweiten Transistors (118) gespiegelt wird.

2. Stromspiegelschaltkreis nach Anspruch 1, wobei der Verstärker im Wesentlichen eine Einheitsverstärkung bzw. den Verstärkungsfaktor 1 (unity gain) aufweist.**3. Stromspiegelschaltkreis nach Anspruch 1 oder 2, wobei der Verstärker eine niedrige Ausgangsimpedanz aufweist.****4. Stromspiegelschaltkreis nach einem der vorhergehenden Ansprüche, wobei der Verstärker eine Bandbreite von 80 MHz aufweist.**

03.04.00

8

Ansteuer-Schaltkreises verringert, wenn die Phase ausgeschaltet bzw. nicht angelegt ist.

Obwohl die Erfindung mit einem gewissen Grad an Ausführlichkeit beschrieben und veranschaulicht wurde, wird verstanden, dass die vorliegende Offenbarung nur anhand eines Beispiels erfolgte und dass verschiedene Veränderungen bei der Kombination und Anordnung der Teile von Fachleuten durchgeführt werden können, sofern sie nicht vom Schutzbereich der Erfindung abweichen, -wie hiernach beansprucht.

5. Stromspiegelschaltkreis nach einem der vorhergehenden Ansprüche, wobei der Verstärker weiter aufweist:
 - eine Eingangsstufe (148, 150) zum Empfangen bzw. Aufnehmen eines Eingangssignals (IN);
 - eine Ausgangsstufe (154, 156), welche mit der Eingangsstufe verbunden ist, zum Puffern bzw. Zwischenspeichern des Eingangssignals; und
 - einen Bias- bzw. Vorstrom- bzw. Vorspannungs-Schaltkreis (141, 140, 144, 152) zum Erzeugen bzw. Vorsehen eines Bias-Schaltkreises bei der Eingangsstufe und der Ausgangsstufe.
6. Stromspiegelschaltkreis nach Anspruch 5, wobei die Eingangsstufe einen PNP-Transistor (148) und einen NPN-Transistor (150) aufweist, wobei die Basis des PNP- und die Basis des NPN-Transistors das Eingangssignal (IN) empfangen bzw. aufnehmen.
7. Stromspiegelschaltkreis nach Anspruch 5, wobei die Ausgangsstufe einen NPN-Transistor (154) und einen PNP-Transistor (156) aufweist, wobei die Emitter des NPN- und des PNP-Transistors den Ausgang der Ausgangsstufe bilden.
8. Spulenantriebs- bzw. elektrodynamischer (coil driver) Schaltkreis eines Gleichstrom- (DC) Motors mit einem Stromspiegelschaltkreis nach einem der vorhergehenden Ansprüche.
9. Disc- bzw. Scheiben-Ansteuer- bzw. -Antriebssystem mit einem Stator, einem Rotor, einem Kommutierungsschaltkreis, einer Vorrichtung zum Bestimmen der Position bzw. Lage des Rotors und einer Mehrzahl von Ansteuer- bzw. Antriebs-Schaltkreisen, wobei jeder Ansteuer- bzw. Antriebs-Schaltkreis mindestens einen Stromspiegelschaltkreis nach einem der Ansprüche 1 bis 7 aufweist.

THIS PAGE BLANK (USPTO)

FIG. 1
(STAND DER TECHNIK)

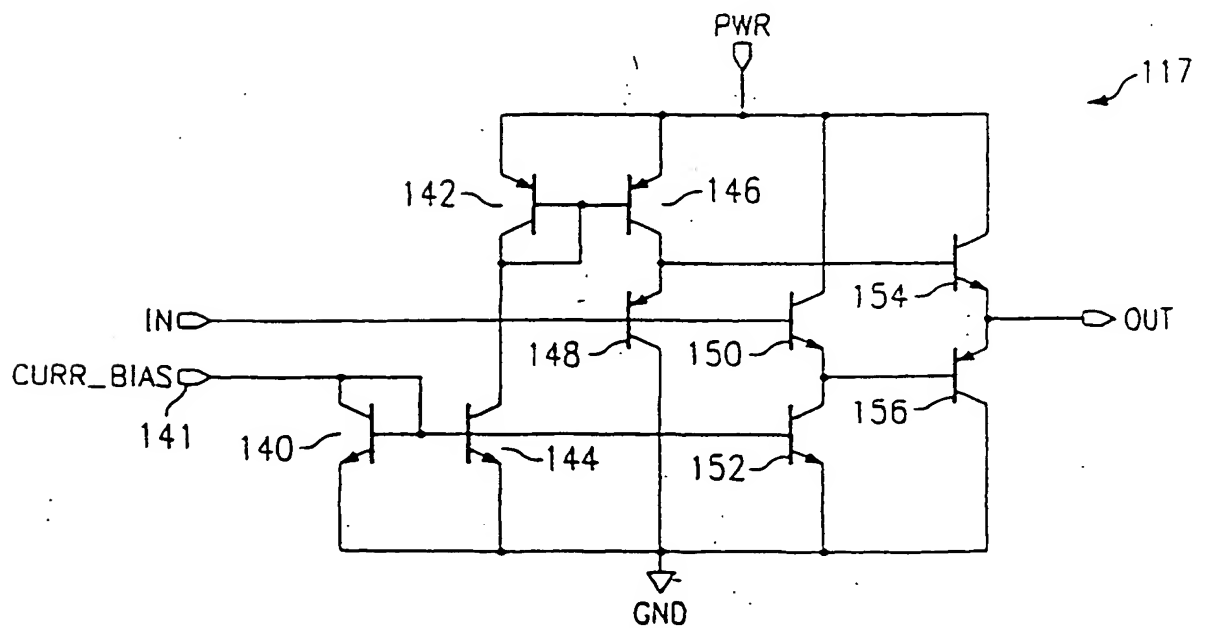
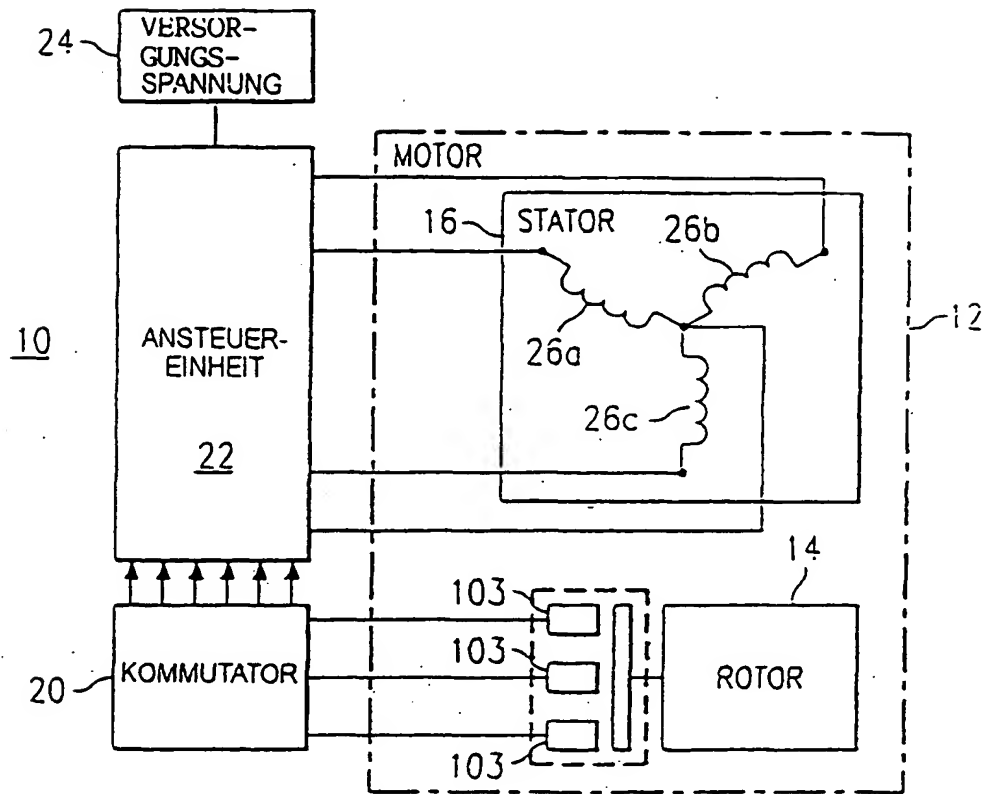


FIG. 4

THIS PAGE BLANK (USPTO)

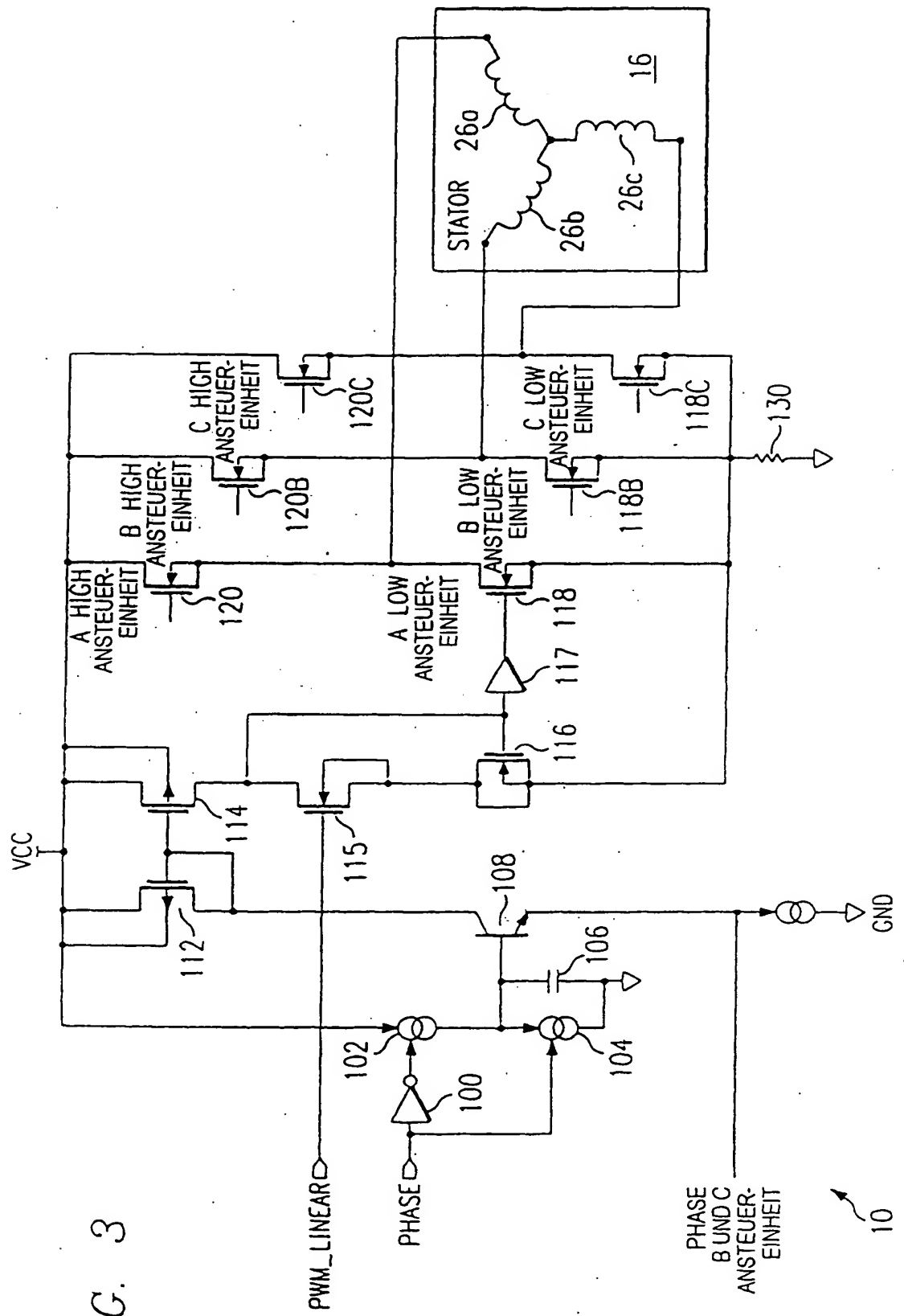
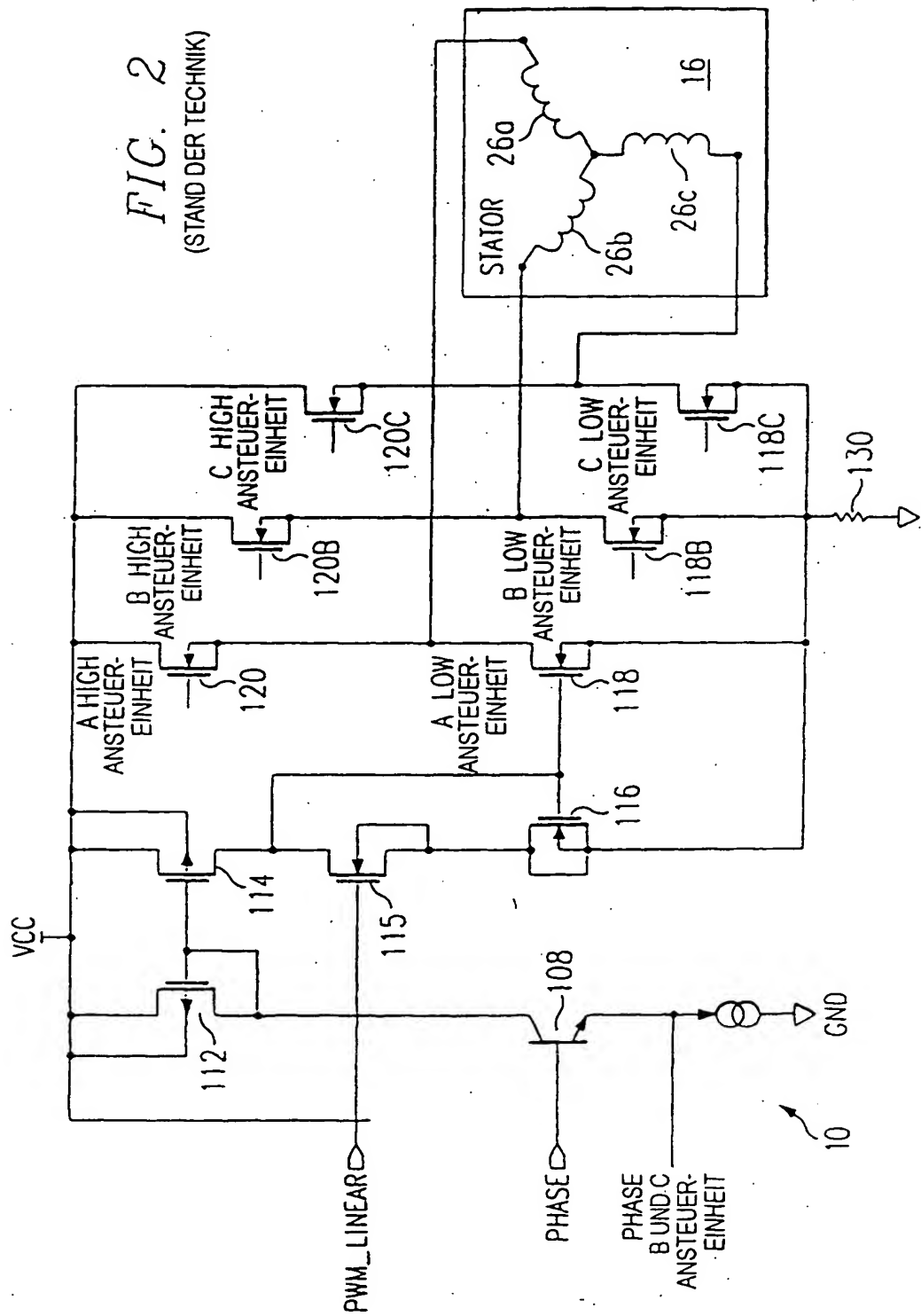


FIG. 3

THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)